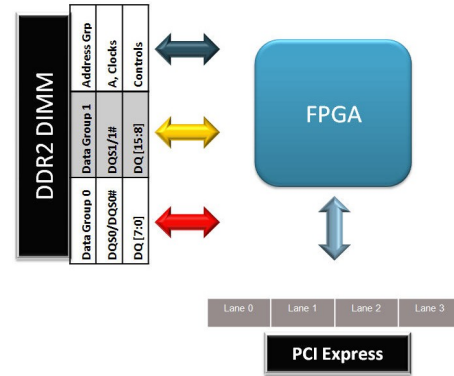


Effektiv optimering af FPGA pin assignment og PCB komponent placering

Cadence® OrCAD® og Allegro® FPGA System Planner er et planlægningsværktøj, der kan hjælpe med at løse nogle af de udfordringer, som er indeholdt i design med høje pin-count FPGA'er på PCB.

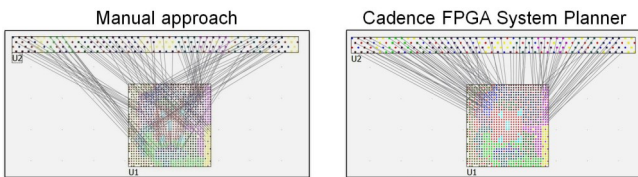
Dette inkluderer pin assignment, integration med diagrammer samt sikkerhed for, at FPGA komponenten kan routes på printet.



Løsningen forkorter tiden for design af komplekse og store FPGA kredse ved at give mulighed for at planlægge design intentionerne på system niveau. Herefter optimeres pin assignment automatisk og fjerner dermed risikoen for manuelle fejl. På den måde reduceres antallet af pin optimeringer mellem FPGA og PCB og antallet af lag, der kræves for at kunne route FPGA'en på printet, minimeres.

FPGA System Planner overleverer informationen intelligent til både diagram og PCB. Således bliver det forarbejde, som traditionelt er sket i f.eks. Visio, behandlet intelligent, hvilket eliminerer en stor mængde manuelt arbejde. Der bliver mindre behov for optimering og færre iterationer mellem diagram, PCB og FPGA Design værktøjet.

FPGA'er og tilknyttede microprocessorer, dsp'er, hukommelseskredse mv. placeres i arbejdsområdet i FPGA System Planner. Herefter defineres forbindelserne mellem disse komponenter på højt niveau under hensyntagen til kredsenes interne arkitektur. Der er ikke tale om at "trække ledninger" som ved traditionel diagramtegning - i stedet angives hvilke signaler, der går fra FPGA til f.eks. hukommelseskredse samt kravene til disse signaler. Disse krav kan være, hvilke banke på FPGA'en signalerne skal tilknyttes, ligesom der kan tages hensyn til interne clock regler for FPGA arkitekturen. Ud fra denne information oprettes automatisk en række forbindelser i arbejdsområdet.



FPGA System Planner indeholder et meget kraftigt syntese værktøj (FPGA I/O synthesis), der optimerer forbindelserne til FPGA'en. Signalerne tildeles således de korrekte FPGA banke og pins ud fra de specificerede krav. Denne syntese tager hensyn til FPGA'ens arkitektur og sørger for, at forbindelserne ikke er krydsede, samtidig med at f.eks. regler

vedrørende interne clocks i FPGA'en overholdes. Dette gør, at printet er langt nemmere at route. Der er desuden mulighed for interaktivt at flytte, spejlvende og rotere komponenterne eller helt bytte om på forbindelserne afhængigt af, hvad der er mest optimalt.

På denne måde planlægges den bedst mulige pin assignment på FPGA'en under hensyntagen til PCB designet. Når planlægningen af designet er færdigt, opretter FPGA System Planner automatisk et diagram med alle forbindelser samt et PCB med komponent placering.

FPGA Device regler

Løsningen leveres med et bibliotek af FPGA modeller, der håndterer pin assignment og elektriske regler specificeret af FPGA leverandører. Disse FPGA modeller anvendes af FPGA I/O syntesen til at sikre, at leverandør specifikke elektriske regler for FPGA'en overholdes. Reglerne dikterer bl.a. clock og clock region anvendelse, bank tildeling, SSO planlægning, buffer driver anvendelse mv. Under syntesen kontrolleres det, at alle disse regler overholdes for at sikre den optimale pin assignment.

Arkitekturer

- Altera®: Stratix® II, Stratix II-GX, Stratix III-GX og Stratix IV
- Xilinx®: CoolRunner™ II, CoolRunner XPLA3, Spartan®-3, Spartan-3A, Virtex®-4 og Virtex-5

Skalérbar løsning

FPGA System Planner er som alle andre Cadence løsninger skalérbar og er integreret tæt med Cadence OrCAD Capture, Cadence OrCAD PCB Designer, Cadence Allegro Design Entry HDL og Allegro PCB Design løsninger.

- Cadence OrCAD FPGA System Planner - optimal pin assignment syntese for én FPGA
- Cadence Allegro FPGA System Planner L - pin assignment syntese og post-placerings optimering af én FPGA
- Cadence Allegro FPGA System Planner Two FPGA Option L - udvider Cadence Allegro FPGA System Planner L til at håndtere 2 samtidige FPGA'er
- Cadence Allegro FPGA System Planner XL - for parallel pin assignment syntese og post-placerings optimering af op til 4 samtidige FPGA'er
- Cadence Allegro FPGA System Planner GXL - for parallel pin assignment syntese og post-placerings optimering af flere end 4 samtidige FPGA'er. Velegnet til virksomheder der anvender FPGA'er til ASIC prototyping

HOTLINE support (gratis for kunder med gyldig vedligeholdelsesaftale)

Den lette vej til at få hjælp og vejledning i brug af værktøjerne. Kontakt den ingeniørbemandede support direkte på telefon **96 31 56 99** hverdage 9 – 16 (fredag 9 – 15) eller send en mail på **support@nordcad.dk** med spørgsmål, så svarer vi hurtigst muligt. *Også mellem jul og nytår samt i sommerferien!*

Uddannelsesprogram til alle produkter

Vi afholder egne uddannelser på dansk i brug af alle værktøjerne. Uddannelse er det sikre fundament for effektiv udnyttelse af værktøjerne, så man opnår de bedste resultater. Se kalenderen for de åbne uddannelser på **www.nordcad.dk/dk/nyheder/kalender/kalender.htm** - eller få uddannelsen hos jer selv.

e-Træning via Netviewer

En effektiv og billig måde at få opdateret sin viden på. Træningen foregår én-til-én (eller op til 10 personer) online via Internet og sparer transporttid for alle. Træningssessioner på ½ - 3 times varighed inden for alle værktøjer.

Webseminarer via Netviewer

Vi afholder en række webseminarer med tips og andet, der kan lette det daglige arbejde.

e-SERVICE (gratis for alle)

En gratis teknisk e-mail service, der bl.a. indeholder tekniske noter, information om nye releases, supportstatus, information om tekniske seminarer, adgang til film og meget mere, der kan lette det daglige arbejde. e-SERVICE udsendes nogle gange om måneden til dem, der har tilmeldt sig servicen.

Installation og konfiguration

Der kan ofte spares megen tid ved at få en erfaren tekniker til at hjælpe med installation og konfiguration af servere og PC'er mht. licenser, værktøjer, biblioteker, design mv.

Installationshjælpen er gratis via HOTLINE support, men vi tilbyder også on-site assistance mod betaling.

CIS implementeringsservice

Komponentstyring kan typisk reducere dokumentationsfasen med 20 - 30% i et designforløb.

For at kunne udnytte komponentstyring skal der opbygges en database ud fra diagrammer, styklister, footprint biblioteker, RoHS information, leverandører, priser etc.

Vi har mange års erfaring, så det kan være billigere at lade os assistere end at gøre det hele selv.

Ved database-genereringen kan man samtidig få ryddet op i gamle data, komplementære komponenter osv., hvilket kan give besparelser på indkøbssiden.

SourceLink (gratis for kunder med gyldig vedligeholdelsesaftale)

En Cadence service i form af en omfattende database med tips og tricks samt løsninger på ofte stillede spørgsmål (FAQ) mv. Sourcelink er åben hele døgnet - året rundt. Tilmelding via **www.nordcad.dk**.

Quick-start og pilotprojekt

Sikrer den nødvendige introduktion og hjælp til brug af værktøjerne så der opbygges kompetence samtidigt med, at et projekt gennemføres. Procedurer og processer kan herefter benyttes til kommende projekter.

Diagram oversættelse – schematic translation

Oversættelse mellem en lang række af design entry systemer tilbydes.

Brugerforum (gratis for kunder med gyldig vedligeholdelsesaftale)

Her kan man udveksle erfaringer med andre brugere vedrørende brug af systemerne.

Som medlem af et forum vil man kunne se en liste over de andre medlemmer, og man giver samtidig tilladelse til, at andre medlemmer kan kontakte én pr. telefon eller e-mail med henblik på at udveksle erfaringer mv., således at man som bruger har adgang til et netværk, der kan give inspiration og hjælp.

Kun registrerede indehavere af et OrCAD eller Allegro produkt kan blive medlem af et forum.

OrCAD Demo DVD med viewerfunktionalitet (gratis for alle)

OrCAD Demo DVD indeholder komplette OrCAD værktøjer til elektronikudvikling.

Demo DVD'en indeholder en fuld programpakke, men er begrænset til diagrammer med 60 symboler.

Der er også simulering med PSpice, printudlægning med PCB Editor etc.

Download Demo DVD'en fra **www.nordcad.dk/dk/loesninger/orcad_demo_dvd**.